



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2011년09월01일  
 (11) 등록번호 10-1061554  
 (24) 등록일자 2011년08월26일

(51) Int. Cl.  
*H01L 21/336* (2006.01) *B82Y 40/00* (2011.01)  
 (21) 출원번호 10-2009-0011089  
 (22) 출원일자 2009년02월11일  
 심사청구일자 2009년02월11일  
 (65) 공개번호 10-2010-0091751  
 (43) 공개일자 2010년08월19일  
 (56) 선행기술조사문헌  
 KR1020080067276 A\*  
 US6870235 B2\*  
 KR100758285 B1  
 KR100679704 B1  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**한국기계연구원**  
 대전 유성구 장동 171번지  
 (72) 발명자  
**이지혜**  
 대전 유성구 전민동 세종아파트 105동 804호  
**정준호**  
 대전 유성구 지족동 열매마을아파트 411동 602호  
 (뒷면에 계속)  
 (74) 대리인  
**팬코리아특허법인**

전체 청구항 수 : 총 20 항

심사관 : 박근용

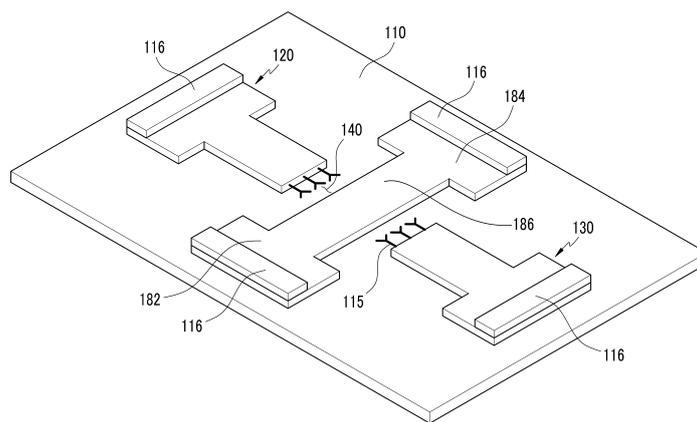
**(54) 나노 갭을 갖는 센서 및 이의 제조 방법**

**(57) 요약**

본 발명의 일 실시예에 따른 나노 갭 센서는 보다 용이하게 제조할 수 있도록 소스 전극과, 드레인 전극과, 상기 소스 전극과 상기 드레인 전극을 연결하는 채널, 및 상기 채널과 이격되어 인접하게 배치된 게이트 전극을 포함하고, 상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 타입의 물질로 도핑된 실리콘층으로 이루어진다.

본 발명의 일 실시예에 따른 나노 갭 바이오 센서의 제조 방법은 기판 상에 실리콘층을 도포하는 실리콘층 형성 단계와, 상기 실리콘층 상에 레지스트층을 도포하는 레지스트층 형성 단계와, 상기 레지스트층에 패턴을 형성하는 레지스트층 패터닝 단계와, 상기 실리콘층을 에칭하여 나노 갭을 형성하는 실리콘층 패터닝 단계와, 상기 레지스트층을 제거하는 레지스트층 제거 단계와, 상기 실리콘에 전체적으로 불순물을 도핑하는 불순물 도핑 단계, 및 검출 대상 물질과 반응하는 수용기를 상기 나노 갭에 위치시키는 수용기 부착 단계를 포함한다.

**대표도 - 도2**



(72) 발명자

**김기돈**

서울 중구 중림동 삼성사이버아파트 107동 504호

**최대근**

대전 유성구 하기동 매봉마을 101동 1303호

**최준혁**

대전광역시 유성구 어은동 99번지 한빛아파트 10  
6동 306호

**이용숙**

대전 유성구 장동 171번지

이 발명을 지원한 국가연구개발사업

과제고유번호 08K1401-00210

부처명 교육과학기술부

연구관리전문기관

연구사업명 나노메카트로닉스기술개발사업단

연구과제명 나노임프린트공정기술

기여율

주관기관 한국기계연구원

연구기간 2008.04.01~2012.03.31

---

**특허청구의 범위**

**청구항 1**

소스 전극;

드레인 전극;

상기 소스 전극과 상기 드레인 전극을 연결하는 채널; 및

상기 채널과 이격되어 인접하게 배치된 게이트 전극;

을 포함하고,

상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 타입의 물질로 도핑된 실리콘층으로 이루어지되,

상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 P형 물질로 도핑된 나노 갭 센서.

**청구항 2**

삭제

**청구항 3**

제1 항에 있어서,

상기 드레인 전극에는 전원의 양극이 연결되고, 상기 소스 전극에는 전원의 음극이 연결되며, 상기 게이트 전극에는 전원의 양극이 연결된 나노 갭 센서.

**청구항 4**

소스 전극;

드레인 전극;

상기 소스 전극과 상기 드레인 전극을 연결하는 채널; 및

상기 채널과 이격되어 인접하게 배치된 게이트 전극;

을 포함하고,

상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 타입의 물질로 도핑된 실리콘층으로 이루어지되,

상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 N형 물질로 도핑된 나노 갭 센서.

**청구항 5**

제4 항에 있어서,

상기 드레인 전극에는 전원의 양극이 연결되고, 상기 소스 전극에는 전원의 음극이 연결되며, 상기 게이트 전극에는 전원의 음극이 연결된 나노 갭 센서.

**청구항 6**

제1 항에 있어서,

상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 물질로 도핑된 나노 갭 센서.

**청구항 7**

제1 항에 있어서,

상기 게이트 전극은 하나 또는 둘 이상으로 이루어지며 상기 채널과 나노 갭을 사이에 두고 이격되어 배치된 나

노 갭 센서

**청구항 8**

제1 항에 있어서,  
상기 게이트 전극과 상기 채널 사이의 나노 갭에는 검출 대상 물질과 반응하는 수용기가 부착된 나노 갭 센서.

**청구항 9**

제1 항에 있어서,  
상기 드레인 전극, 상기 소스 전극 및 상기 게이트 전극의 상면에는 금속단자가 부착된 나노 갭 센서.

**청구항 10**

제1 항에 있어서,  
상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극에는 산화막이 형성된 나노 갭 센서.

**청구항 11**

제1 항에 있어서,  
상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극은 동일한 높이로 이루어진 나노 갭 센서.

**청구항 12**

제1 항에 있어서,  
상기 채널은 10nm 내지 300nm의 폭을 갖는 나노 갭 센서.

**청구항 13**

제1 항에 있어서,  
상기 채널은 100nm 내지 50000nm의 길이를 갖는 나노 갭 센서.

**청구항 14**

제1 항에 있어서, 상기 나노 갭은 10nm 내지 300nm의 폭을 갖는 나노 갭 센서.

**청구항 15**

기관 상에 실리콘층을 도포하는 실리콘층 형성 단계;  
상기 실리콘층 상에 레지스트층을 도포하는 레지스트층 형성 단계;  
상기 레지스트층에 패턴을 형성하는 레지스트층 패턴링 단계;  
상기 실리콘층을 에칭하여 나노 갭을 형성하는 실리콘층 패턴링 단계;  
상기 레지스트층을 제거하는 레지스트층 제거 단계;  
상기 실리콘층에 전체적으로 불순물을 도핑하는 불순물 도핑 단계; 및  
검출 대상 물질과 반응하는 수용기를 상기 나노 갭에 위치시키는 수용기 부착 단계를 포함하는 나노 갭 센서의 제조 방법.

**청구항 16**

제15 항에 있어서,  
상기 불순물은 P형 물질 또는 N형 물질로 이루어진 나노 갭 센서의 제조 방법.

**청구항 17**

제15 항에 있어서,

상기 실리콘층 패터닝 단계는 드레인 전극과 소스 전극, 및 상기 드레인 전극과 상기 소스 전극을 연결하는 채널 및 상기 채널과 이격되어 인접하게 배치된 게이트 전극을 형성하는 나노 갭 센서의 제조 방법.

**청구항 18**

제17 항에 있어서,

상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극의 상면에 금속 전극을 부착하는 단계를 포함하는 나노 갭 센서의 제조 방법.

**청구항 19**

제15 항에 있어서,

상기 불순물 도핑 단계는 상기 레지스트층 제거 단계 이후에 실시되는 나노 갭 센서의 제조 방법.

**청구항 20**

제15 항에 있어서,

상기 불순물 도핑 단계는 상기 실리콘층 형성 단계 이후에 실시되는 나노 갭 센서의 제조 방법.

**청구항 21**

제15 항에 있어서,

상기 불순물 도핑 단계에서 상기 나노 갭을  $G1(nm)$ 이라 하고, 상기 불순물의 도즈량을  $D1$ 이라 하면,  $0.01 * G1 * 1E13 atoms/cm^3 \leq D1 \leq 18E19 - G1 * 8E17 atoms/cm^3$ 인 나노 갭 센서의 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 나노 갭을 갖는 센서 및 이의 제조 방법에 관한 것으로서 보다 상세하게는 한 번의 도핑으로 전극들을 형성할 수 있는 나노 갭을 갖는 센서 및 이의 제조 방법에 관한 것이다.

**배경 기술**

[0002] 나노기술(NT; Nano Technology)은 정보기술(IT; Information Technology) 및 생명공학기술(BT; Bio Technology)와 더불어 21세기 산업 발전을 주도할 새로운 패러다임의 기술로서 주목 받고 있다.

[0003] 또한, 나노기술은 물리학, 화학, 생물학, 전자공학, 및 재료공학 등 여러 과학기술 분야가 융합되어, 기존 기술의 한계를 극복하고, 다양한 산업 분야에 기술혁신을 줌으로써, 인류의 삶의 질을 획기적으로 향상시킬 것으로 기대되고 있다.

[0004] 바이오 센서는 효소나 항체와 같이 생물체를 이루고 있는 특정 분자를 검출하는 검출기이다. 화학적, 광학적, 전기적인 방법으로 검출하는 방법이 있으며, 이 중에서 전기적인 검출방법은 검출장비가 간단하고, 검출시 신호 손실이 적은 장점이 있다.

[0005] 나노 구조를 사용하는 검출소자는 고민감도, 빠른 응답특성, 저전력 소모, 소형화 등의 장점을 가지고 있다. 지금까지 나노선, 나노 튜브 등의 나노 소재를 센싱하는 부분에 적용한 나노 검출 소자들이 많이 연구되고 있다. 그러나 이러한 소자들은 합성법 등으로 이미 만들어진 나노 소재를 조작해서 소자를 제작하므로 수율이 낮고 소자를 재현성 있게 제작하는 것이 어려운 문제가 있다.

[0006] 최근 나노 갭을 센싱부분으로 사용하는 센서가 제안되고 있다. 나노 갭 사이에 생체 물질이 들어 있는 용액을 주입하여, 나노 갭에 바이오 물질을 고정함으로써, 나노 갭 양 단의 전기적인 특성 변화를 통해 특정 바이오 물질을 검출할 수 있기 때문에 수 나노미터의 폭을 가진 나노 갭은 전기적인 센서로 사용될 수 있다. 반도체 공정

으로 나노갭을 제작하면, 나노갭의 폭, 길이, 특성 등의 제어가 쉽고 재현성 있게 대량으로 생산할 수 있는 장점이 있다.

[0007] 그러나 나노 갭 양단의 전기적 특성을 측정하는 2단자 방법을 사용하므로 검출 민감도가 낮은 어려움이 있다.

[0008] 이를 극복하기 위해, 소스전극, 드레인전극, 채널, 게이트 전극을 포함하는 트랜지스터 형식의 나노 갭 전계 효과 소자가 제안되고 있다. 채널층과 게이트전극층 사이에 수직으로 나노 갭이 존재하는 소자의 경우, 소자 제작을 위한 공정을 진행 하는 동안, 또는 검출 실험을 진행하는 동안 점착력, 표면장력 등에 의해 나노 갭이 무너지는 현상이 발생하는 어려움이 있다.

[0009] 이를 극복하기 위해, 채널과 게이트 전극사이에 수평 나노 갭이 존재하는 나노 갭 전계 효과 소자가 제안되었다. 그러나 채널과 다른 전극을 서로 반대되는 타입으로 도핑하기 위해 소자제작 공정이 매우 복잡해지는 단점이 있다.

**발명의 내용**

**해결 하고자하는 과제**

[0010] 본 발명은 상기한 바와 같은 문제를 해결하기 위한 것으로서 본 발명의 목적은 제작이 용이한 나노 갭 센서 및 이의 제조 방법을 제공함에 있다.

**과제 해결수단**

[0011] 본 발명의 일 실시예에 따른 나노 갭 센서는 소스 전극과, 드레인 전극과, 상기 소스 전극과 상기 드레인 전극을 연결하는 채널, 및 상기 채널과 이격되어 인접하게 배치된 게이트 전극을 포함하고, 상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 타입의 물질로 도핑된 실리콘층으로 이루어진다.

[0012] 상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 P형 물질로 도핑될 수 있으며, 상기 드레인 전극에는 전원의 양극이 연결되고, 상기 소스 전극에는 전원의 음극이 연결되며, 상기 게이트 전극에는 전원의 양극이 연결될 수 있다.

[0013] 상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 N형 물질로 도핑될 수 있으며, 상기 드레인 전극에는 전원의 양극이 연결되고, 상기 소스 전극에는 전원의 음극이 연결되며, 상기 게이트 전극에는 전원의 음극이 연결될 수 있다.

[0014] 상기 소스 전극, 상기 드레인 전극, 상기 채널, 및 상기 게이트 전극은 동일한 물질로 도핑될 수 있으며, 상기 게이트 전극은 하나 또는 둘 이상으로 이루어지며, 상기 채널과 나노 갭을 사이에 두고 이격 배치될 수 있다.

[0015] 상기 게이트 전극과 상기 채널 사이의 나노 갭에는 검출 대상 물질과 반응하는 수용기가 부착될 수 있으며, 상기 드레인 전극, 상기 소스 전극 및 상기 게이트 전극의 상면에는 금속단자가 부착될 수 있다. 또한, 상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극에는 산화막이 형성될 수 있으며, 상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극은 동일한 높이로 이루어질 수 있다.

[0016] 또한, 상기 채널은 10nm 내지 300nm의 폭을 갖고, 100nm 내지 50000nm의 길이를 갖도록 형성될 수 있으며, 상기 나노 갭은 10nm 내지 300nm의 폭을 갖도록 형성될 수 있다.

[0017] 본 발명의 일 실시예에 따른 나노 갭 바이오 센서의 제조 방법은 기판 상에 실리콘층을 도포하는 실리콘층 형성 단계와, 상기 실리콘층 상에 레지스트층을 도포하는 레지스트층 형성 단계와, 상기 레지스트층에 패턴을 형성하는 레지스트층 패터닝 단계와, 상기 실리콘층을 에칭하여 나노 갭을 형성하는 실리콘층 패터닝 단계와, 상기 레지스트층을 제거하는 레지스트층 제거 단계와, 상기 실리콘에 전체적으로 불순물을 도핑하는 불순물 도핑 단계, 및 검출 대상 물질과 반응하는 수용기를 상기 나노 갭에 위치시키는 수용기 부착 단계를 포함한다.

[0018] 상기 불순물은 P형 물질 또는 N형 물질로 이루어질 수 있으며, 상기 실리콘층 패터닝 단계에서는 드레인 전극과 소스 전극, 및 상기 드레인 전극과 상기 소스 전극을 연결하는 채널 및 상기 채널과 이격되어 인접하게 배치된 게이트 전극을 형성할 수 있다.

[0019] 나노 갭 센서의 제조 방법은 상기 드레인 전극, 상기 소스 전극, 및 상기 게이트 전극의 상면에 금속 전극을 부착하는 단계를 더 포함할 수 있으며, 상기 반도체 층에는 산화막이 형성될 수 있다.

[0020] 상기 불순물 도핑 단계는 상기 레지스트층 제거 단계 이후에 실시될 수 있으며, 상기 불순물 도핑 단계는 상기

실리콘층 형성 단계 이후에 실시될 수 있다.

[0021] 또한, 상기 불순물 도핑 단계에서 상기 나노 갭을 G1(nm)이라 하고, 상기 불순물의 도즈량을 D1이라 하면,  $0.01 * G1 * 1E13 atoms/cm^3 \leq D1 \leq 18E19 - G1 * 8E17 atoms/cm^3$  일 수 있다.

**효 과**

[0022] 본 발명에 따르면 한 번의 도핑만으로 나노 갭 센서를 제작할 수 있다. 채널과 게이트 전극 간의 나노 갭이 수평으로 이격된 수평 나노 갭으로 이루어지므로 나노 갭의 무너짐 현상을 방지할 수 있고, 제작 공정이 보다 간단하며, 목표 검출 물질의 접근이 용이하다.

**발명의 실시를 위한 구체적인 내용**

[0023] 본 발명에 있어서 '~상에'라 함은 대상부재의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력방향을 기준으로 상부에 위치하는 것을 의미하는 것은 아니다.

[0024] 또한, 본 기재에 있어서 '나노 갭 센서'라 함은 나노 갭을 갖는 센서를 의미하며, '나노 갭'이라 함은 나노 단위 크기의 폭을 갖는 갭을 의미한다. 한편, 본 기재에 있어서 '채널'이라 함은 전자 또는 정공이 이동하는 통로를 의미하며, '타입'이라 함은 P형 타입 또는 N형 타입을 의미한다.

[0025] 이하, 첨부된 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 이하에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조부호를 붙였다.

[0026] 도 1a 내지 도 2j는 본 발명의 일 실시예에 따른 나노 갭 바이오 센서의 제조 방법을 설명하기 위한 공정도이다.

[0027] 도 1a 내지 도 1j를 참조하여 설명하면, 본 실시예에 따른 나노 갭 센서의 제조 방법은 기판(110) 상에 실리콘층(112)을 도포하는 실리콘층(112) 형성 단계와 실리콘층(112) 상에 레지스트층(114)을 도포하는 레지스트층(114) 형성 단계와, 레지스트층(114)에 패턴을 형성하는 레지스트층(114) 패터닝 단계와, 실리콘층(112)을 에칭하여 나노 갭(140)을 형성하는 실리콘층(112) 패터닝 단계와, 상기 레지스트층(114)을 제거하는 레지스트층(114) 제거 단계와 상기 실리콘층(112)에 전체적으로 불순물을 도핑하는 불순물 도핑 단계, 및 검출 대상 물질과 반응하는 수용기(115)를 나노 갭(140)에 위치시키는 수용기(115) 부착 단계를 포함한다.

[0028] 도 1a에 도시된 바와 같이, 기판(110)을 준비한다. 기판은 SiO<sub>2</sub>, 유리 등의 절연 물질로 이루어질 수 있다.

[0029] 도 1b에 도시된 바와 같이 기판(110) 상에 실리콘층(112)을 형성한다. 실리콘층(112)은 증착, 코팅, 성장 등의 방식으로 형성될 수 있다.

[0030] 도 1c에 도시된 바와 같이 실리콘층(112) 상에 레지스트층(114)을 형성한다. 레지스트층(114)은 광경화성 레지스트 또는 열경화성 레지스트로 이루어질 수 있으며 스핀 코팅, 디스펜싱 등의 방법으로 실리콘층 상에 형성될 수 있다.

[0031] 도 1d에 도시된 바와 같이 레지스트층(114)을 패터닝한다. 레지스트층(114)은 임프린트 리소그래피, E-빔 리소그래피, 광 리소그래피 등 다양한 방법으로 패터닝될 수 있다.

[0032] 도 1e에 도시된 바와 같이 레지스트층(114) 아래에 형성된 실리콘층(112)을 에칭하여 실리콘층(112)에 패턴을 형성 한다.

[0033] 기판(110)으로 플라즈마를 조사하여 드라이 에칭으로 에칭을 실시한다. 본 실시예에서는 건식 에칭(dry etching) 방식으로 에칭을 실시하는 것으로 예시하고 있지만, 본 발명이 이에 제한되는 것은 아니며 습식 에칭(wet etching) 방식으로 에칭을 실시할 수도 있다.

[0034] 이러한 에칭에 의하여 도 2에 도시된 바와 같이 소스 전극(182), 드레인 전극(184), 게이트 전극(120, 130) 및 채널(186)이 형성된다. 소스 전극(182), 드레인 전극(184)과, 게이트 전극(120, 130) 및 채널(186)은 기판(110) 위로 돌출된 실리콘층(112)으로 이루어진다.

- [0035] 채널(186)은 소스 전극(182)과 드레인 전극(184)을 연결하며, 게이트 전극(120, 130)은 채널(186)에서 이격되어 나노 갭(140)을 형성하면서 배치된다.
- [0036] 도 1f에 도시된 바와 같이 레지스트층(114)을 제거하고 실리콘층(112)에 불순물을 도핑한다.
- [0037] 이와 같이 본 실시예에서는 실리콘층(112)을 패터닝하고, 레지스트층(114)을 제거한 후, 실리콘층(112)에 불순물을 도핑하는 것으로 예시하고 있으나, 본 발명이 이에 제한된 것은 아니다. 불순물 도핑 단계는 기판(110) 상에 실리콘층(112)을 형성하는 단계 이후에 실시될 수도 있다. 이에 따르면 불순물을 도핑한 후, 실리콘층에 레지스트층을 형성하게 된다.
- [0038] 불순물은 브론(Br) 갈륨(Ga) 등의 3족 물질 또는 인(P), 아세나이드(As) 등의 5족 물질로 이루어질 수 있다. 불순물은 이온 주입법으로 도핑되는데, 실리콘층(112)으로 불순물 이온(151)을 가속하여 충돌시켜 실리콘층(112)으로 이온을 삽입한다. 이와 같이 이온 주입법으로 도핑을 실시하면 원하는 양만큼 불순물을 용이하게 주입할 수 있다.
- [0039] 실리콘층(112) 전체를 도핑하여 소스 전극(182), 드레인 전극(184), 게이트 전극(120, 130), 및 채널(186)은 동일한 불순물로 도핑된다. 즉, 실리콘층(112)을 하나의 타입으로만 형성하고, P형 불순물과 N형 불순물이 함께 존재하지 아니한다.
- [0040] 실리콘층(112)으로 입사된 불순물 입자의 도즈량은 나노 갭(140)의 폭이 100nm일 때,  $10E19atoms/cm^3$  이하로 되어야 하며, 나노 갭 200nm일 때는  $2E19atoms/cm^3$  이하로 되어야 한다. 즉, 나노 갭을 G1(nm)이라 하고, 도즈량을 D1이라 하면,  $D1 \leq 18E19-G1*8E17atoms/cm^3$  이어야 한다. 이보다 더 큰 도즈량으로 도핑하면 게이트 전압에 따른 채널(186)의 전류 변화가 너무 작아서 센서로서 작동하기가 어려운 문제가 있다.
- [0041] 또한, 실리콘층(112)으로 입사된 불순물 입자의 도즈량은 나노 갭 폭이 100nm일 때를 기준으로  $1E13atoms/cm^3$  이상이어야 한다. 이보다 더 작은 도즈량으로 도핑하면 채널에 거의 전류가 흐르지 않아서 전류의 변화를 측정하기 어려운 문제가 있다.
- [0042] 이상에 살펴본 것을 종합하면 나노 갭을 G1(nm)이라 하고, 도즈량을 D1이라 할 때, D1은 아래의 식 1을 만족하여야 한다.
- [0043] [식 1]
- [0044]  $0.01*G1*1E13atoms/cm^3 \leq D1 \leq 18E19-G1*8E17atoms/cm^3$
- [0045] 도 1g에 도시된 바와 같이 소스 전극(182), 드레인 전극(184), 게이트 전극(120, 130)에 금속단자(116)를 형성한다. 금속단자(116)는 전원과 전극들(120, 130, 182, 184)이 잘 연결되도록 하며 반드시 형성되어야 하는 것은 아니고, 전극에 전선이 직접 부착될 수도 있다.
- [0046] 도 1h에 도시된 바와 같이 실리콘층(112) 위에 소자의 전기적 안정성을 높이기 위한 산화막(118)을 형성한다. 나노갭 사이에 산화막이 존재함으로써, 게이트전극과 채널간의 전자 tunneling 효과를 줄일 수 있어, 전기적 안정성이 향상된다. 이에 따라 산화막(118)은 소스 전극(182), 드레인 전극(184), 채널(186), 및 게이트 전극(120, 130) 상에 형성된다. 산화막은 열산화법, 증착법 등으로 형성할 수 있다. 증착법으로 산화막을 형성하는 경우 산화막(118)은 실리콘층(112)뿐만 아니라 금속단자(116)의 표면에도 형성될 수 있다. 반면, 열산화법으로 산화막을 형성하는 경우에는 금속단자(116)의 표면에는 산화막(118)이 형성되지 아니하고, 실리콘층(112)에만 산화막을 형성할 수 있다.
- [0047] 도 1i에 도시된 바와 같이 검출하고자 하는 목표 물질(117)과 특이하게 반응하는 수용기(115)를 나노 갭(140)에 부착한다. 이 때, 수용기(115)는 게이트 전극(120, 130) 쪽에 부착될 수 있으며, 채널(186) 쪽에 부착될 수도 있다. 수용기(115)의 종류를 달리함으로써 다양한 물질의 존재를 확인할 수 있다.
- [0048] 도 1j에 도시된 바와 같이 목표 물질(117)이 나노 갭(140)에 위치하면 채널(186)을 통과하는 전류의 양이 변하게 된다. 다시 말하면, 채널의 전류양을 조절하는 게이트 전압이 바뀌게 된다. 이를 통해서 목표 물질(117)의 존재를 검출할 수 있다.
- [0049] 도 2는 본 발명의 일 실시예에 따른 나노 갭 센서를 도시한 사시도이다.
- [0050] 도 2를 참조하여 설명하면, 본 실시예에 따른 나노 갭 센서는 소스 전극(182)과 드레인 전극(184), 및 소스 전

극(182)과 드레인 전극(184)을 연결하는 채널(186)을 포함한다. 소스 전극(182), 드레인 전극(184), 채널(186)은 기판(110) 상에서 돌출된 실리콘층으로 이루어진다.

- [0051] 채널(186)은 10nm 내지 300nm의 폭으로 이루어질 수 있으며, 채널(186)의 길이는 100nm 내지 50000nm로 이루어질 수 있다.
- [0052] 채널(186)의 양쪽에는 채널(186)에서 이격되어 나노 갭(140)을 형성하는 게이트 전극들(120, 130)이 위치한다. 나노 갭(140)은 그 폭이 10nm 내지 300nm로 이루어질 수 있다. 나노 갭(140)의 폭이 10nm보다 작게 형성되면 검출 목표 물질이 나노 갭(140) 사이에 제대로 위치하지 못하거나, 조그마한 전압의 변화로도 전류의 변화가 커서 전류의 변화가 목표 물질 때문인지 노이즈 때문인지 구분하기 어려운 문제가 있다.
- [0053] 또한, 나노 갭(140)의 폭이 300nm보다 크면 게이트 전극(120, 130)와 채널(140) 사이의 거리가 너무 멀어져서 게이트 전극(120, 130)에서 발생한 필드의 영향이 채널(186)에 제대로 전달되지 못하게 되고, 또한 목표 검출 물질이 나노갭의 특성에 미치는 영향이 낮아 목표 검출 물질의 존재 여부를 검출하기 어려운 문제가 발생한다.
- [0054] 게이트 전극(120, 130)도 기판(110) 상에서 돌출된 실리콘층으로 이루어진다. 게이트 전극(120, 130)은 채널(186)의 일측에 인접하게 설치된 제1 게이트 전극(120)과 채널(186)의 타측에 인접하게 설치된 제2 게이트 전극(130)을 포함한다. 본 실시예에서는 게이트 전극(120, 130)이 둘로 이루어진 것으로 예시하고 있으나, 본 발명이 이에 제한되는 것은 아니며, 게이트 전극은 하나 또는 둘 이상으로 이루어질 수 있다. 게이트 전극의 개수에 상한을 두지 않는 것은 게이트 전극의 수가 지나치게 많으면 다만, 제작 비용의 측면에서 무리는 있지만, 게이트 전극의 개수가 많을 수록 측정 민감도가 높아지기 때문이다.
- [0055] 상기한 바와 같이 소스 전극(182), 드레인 전극(184), 채널(186), 및 게이트 전극(120, 130)은 동일한 타입의 물질로 도핑된 실리콘층으로 이루어진다. 이러한 구조물들은 한번의 도핑으로 반도체성을 가지므로 동일한 물질로 도핑되어 있다.
- [0056] 이와 같이 한번의 도핑만으로 상기한 소스 전극(182), 드레인 전극(184), 채널(186), 및 게이트 전극(120, 130)을 형성하면 보다 용이하게 나노 갭 센서를 제조할 수 있다. 또한, 이들이 동일한 물질층으로 이루어지므로 이들은 동일한 높이로 이루어진다.
- [0057] 이에 따르면 채널(186)과 게이트 전극(120, 130)이 동일한 높이로 이루어지고 나노 갭(140)이 수평으로 이격된 수평 나노 갭으로 이루어지므로 나노 갭의 무너짐 현상을 방지할 수 있고, 제작 공정이 보다 간단하며, 목표 검출 물질의 접근이 용이하다.
- [0058] 소스 전극(182), 드레인 전극(184), 채널(186), 및 게이트 전극(120, 130)은 P형 물질로 도핑될 수 있으며, N형 물질로 도핑될 수도 있다.
- [0059] 소스 전극(182), 드레인 전극(184), 및 게이트 전극(120, 130) 상에는 전원과의 안정적인 연결을 위하여 금속으로 금속단자(116)가 형성된다.
- [0060] 게이트 전극(120, 130)과 채널(186) 사이의 나노 갭(140)에는 목표 물질의 검출을 위한 수용기(115)가 설치되어 있다.
- [0061] 소스 전극(182), 드레인 전극(184), 채널(186) 및 게이트 전극(120, 130)이 N형으로 도핑된 때에는 도 3에 도시된 바와 같이 드레인 전극(184)에는 전원(192)의 양극이 연결되고, 소스 전극(182)에는 전원(192)의 음극이 연결되며, 제1 게이트 전극(120)에는 전원(193)의 음극이 연결되고 제2 게이트 전극(130)에도 전원(192)의 음극이 연결된다.
- [0062] 이와 같이 연결하면, 전자들이 게이트 전극(120, 130)에서 발생한 필드에 의해 밀려남에 따라 채널(186)에는 공핍층이 형성된다. 이 때, 게이트 전극(120, 130)의 전압을 일정하게 조절하면 채널(186)을 통해서 전류가 흐른다. 게이트 전압과 채널을 통해서 흐르는 전류의 관계는 도 4에 나타나 있다.
- [0063] 한편, 소스 전극(182), 드레인 전극(184), 채널(186) 및 게이트 전극(120, 130)이 P형으로 도핑된 때에는 드레인 전극(184)에 전원(191)의 양극이 연결되고, 소스 전극(182)에는 전원(192)의 음극이 연결되며, 제1 게이트 전극에는 전원(193)의 양극이 연결되고 제2 게이트 전극에도 전원(192)의 양극이 연결된다.
- [0064] 이 상태에서 목표 물질(117)이 나노 갭(140)에 위치하지 않는 경우에는 도 4의 실선과 같이 게이트 전압에 따른 일정한 전류가 채널을 통해서 흐르게 된다. 만일 목표 물질(117)이 나노 갭(140)에 위치하면 필드의 세기가 변하여 전류-전압 선도가 오른쪽 또는 왼쪽으로 이동한다. 전류-전압 선도의 이동 방향은 목표 물질의 종류와 전

기적 특성 등에 따라 달라진다. 이를 위하여 전류의 검출을 위한 전류계와 전압의 검출을 위한 전압계가 나노 갭 바이오 센서에 연결 설치될 수 있다.

[0065] 도 5는 AI 항체 검출을 위한 나노 갭 센서에서 최초 게이트 전압에 따른 드레인 전류와, 수용기가 부착된 상태에서의 게이트 전압에 따른 드레인 전류 및, 목표 물질이 부착된 상태에서의 게이트 전압에 따른 드레인 전류를 각각 나타낸 그래프이다.

[0066] 도 5에 도시된 바와 같이, 최초 전류-전압 선도에서 수용기가 부착되면 전류-전압 선도가 오른쪽으로 이동하고, 목표 물질은 AI(avian influenza) 항체가 부착되면 더 오른쪽으로 이동하는 것을 알 수 있다.

[0067] 이와 같은 전류-전압 선도의 변화를 통해서 목표 물질이 존재하는지 여부를 용이하게 확인할 수 있다. 또한, 한가지 물질을 도핑하는 것으로 소스 전극(182), 드레인 전극(184), 게이트 전극(120, 130), 및 채널(186)을 형성함으로써 보다 용이하게 나노 갭 센서를 제조할 수 있다.

[0068] 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것은 아니며 특허청구 범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

**도면의 간단한 설명**

[0069] 도 1a 내지 도 1j는 본 발명의 일 실시예에 따른 나노 갭 센서의 제조 방법을 구성하는 단계의 흐름도이다.

[0070] 도 2는 본 발명의 일 실시예에 따른 나노 갭 센서를 도시한 사시도이다.

[0071] 도 3은 본 발명의 일 실시예에 따른 나노 갭 센서에 전원이 연결된 상태를 도시한 구성도이다.

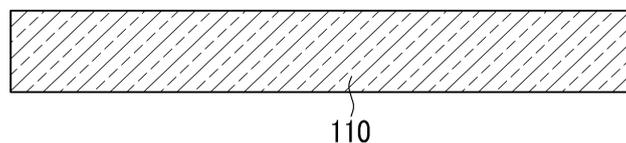
[0072] 도 4는 본 발명의 일 실시예에 따른 나노 갭 센서의 전류와 전압 선도를 나타낸 그래프이다.

[0073] <도면의 주요 부분에 대한 부호의 설명>

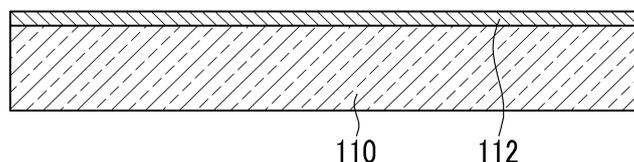
- |                    |                  |
|--------------------|------------------|
| [0074] 110: 기판     | 112: 실리콘층        |
| [0075] 114: 레지스트층  | 115: 수용기         |
| [0076] 116: 금속단자   | 117: 목표 물질       |
| [0077] 118: 산화막    | 120, 130: 게이트 전극 |
| [0078] 140: 나노 갭   | 182: 소스 전극       |
| [0079] 184: 드레인 전극 | 186: 채널          |

**도면**

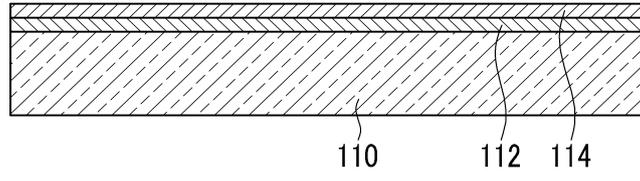
**도면1a**



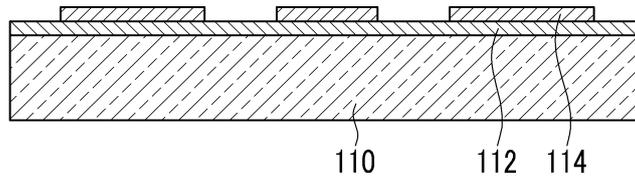
**도면1b**



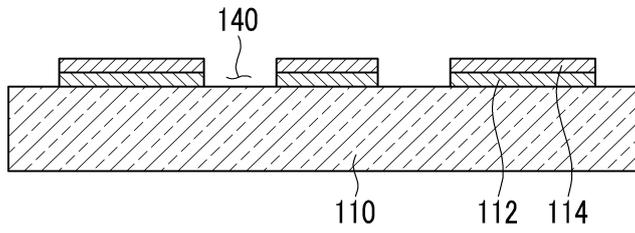
도면1c



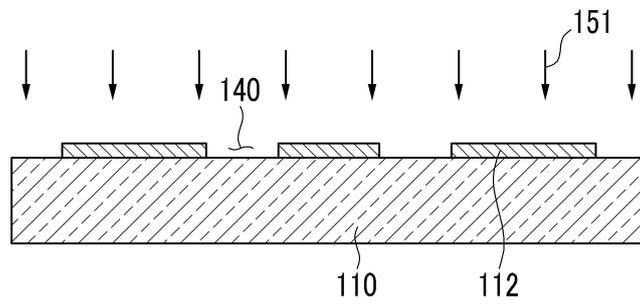
도면1d



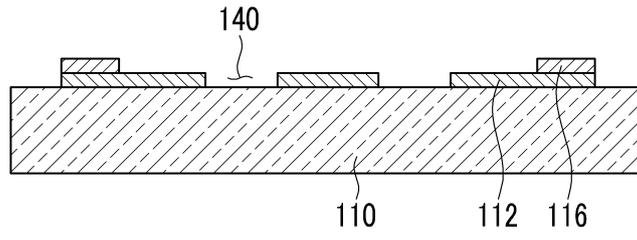
도면1e



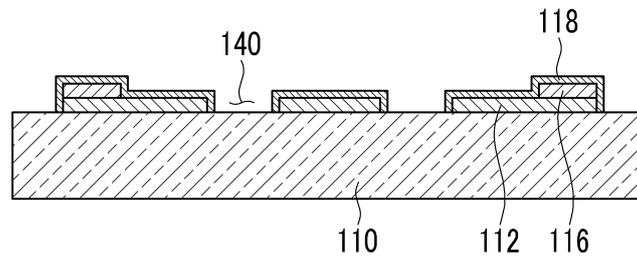
도면1f



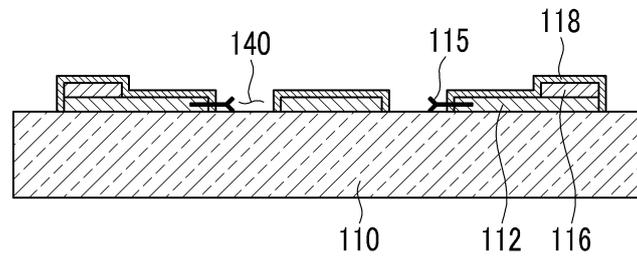
도면1g



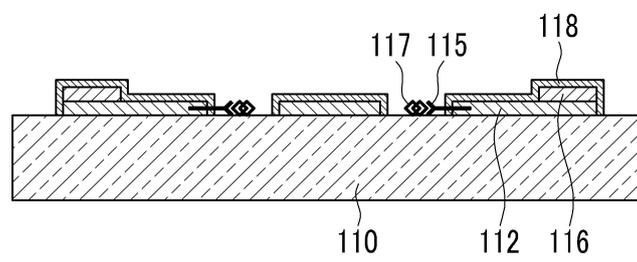
도면1h



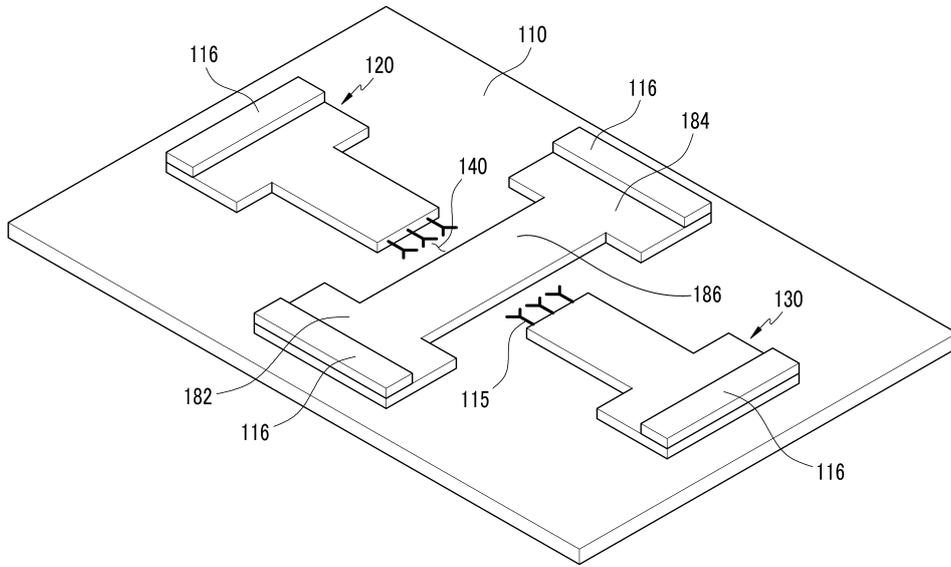
도면1i



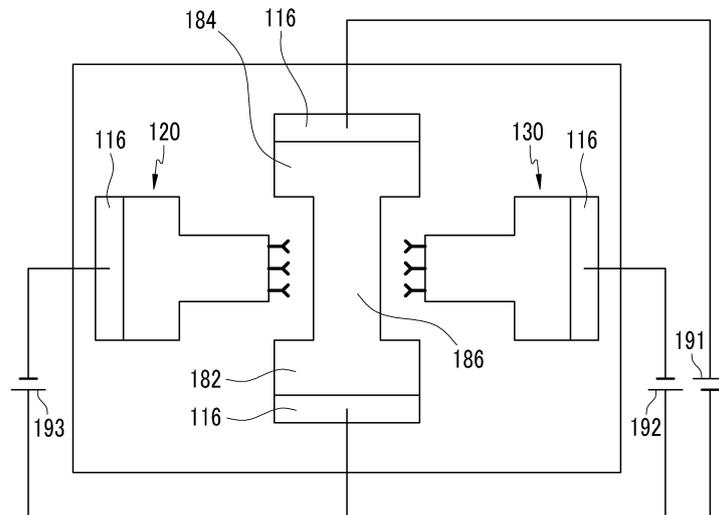
도면1j



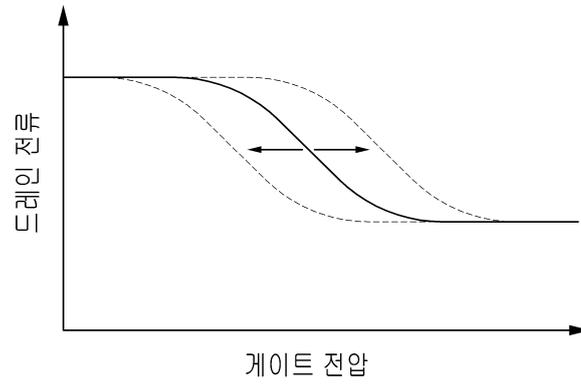
도면2



도면3



도면4



도면5

